

Conmutación del audio imbricado en la señal SDI

Nota realizada para Abacanto Digital por Vicente Polo y Juan Navalpotro

Diciembre de 2003

Conmutación del audio imbricado en la señal SDI

La señal SDI	3
Introducción	3
El paso de Paralelo a Serie en el extremo emisor	5
El paso de Serie a Paralelo en el extremo receptor de señal	6
Conmutación de señales SDI	6
¿Porqué se producen errores?	6
¿Cómo se manifiestan los errores?.....	8
La solución de Albalá Ingenieros.....	10

La señal SDI.

Introducción

Para analizar los problemas de conmutación de audio imbricado en las señales SDI y las posibles causas de los “chasquidos” que a veces pueden producirse en la conmutación es conveniente revisar los conceptos involucrados en dichas señales.

La señal SDI (Serial Digital Interface) es el formato de señal especificado en la recomendación ITU-R BT.656 para la transmisión de señales de vídeo en componentes digitales mediante un flujo serie de 270 Mbit/s.

El flujo de 270 Mbit/s se obtiene a partir de una señal “paralelo” con palabras de 10 bits y frecuencia de 27 MHz. Este flujo está compuesto por las muestras cuantificadas a 10 bits de la luminancia Y, muestreada a 13,5 MHz y de las dos señales de diferencia de color PB y PR, muestreadas a 6,75 MHz respectivamente, según la recomendación ITU-R BT.601.

En el sistema analógico de Televisión de 625 líneas, una línea dura $64\mu\text{S}$ que se reparten en $52\mu\text{S}$ para la parte activa o visible de la línea y $12\mu\text{S}$ para la parte correspondiente al borrado, o parte no visible de la línea, y para el impulso de sincronismo.

En la señal ITU-R BT.601, para sistemas de 625 líneas, la situación es completamente análoga y a un intervalo de $64\mu\text{S}$ correspondientes a la duración de una línea le corresponderían un total de 1.728 palabras de 10 bits las cuales se reparten de la siguiente forma: 1.440 palabras para la parte activa de la línea (720 muestras de Y, 360 muestras de PB y 360 muestras de PR, que dan lugar a $53,33\mu\text{S}$) y 288 para la parte no activa de la línea (que dan lugar a $10,66\mu\text{S}$) que se reparten entre el intervalo de borrado de línea (280 palabras) y dos secuencias de sincronización de cuatro palabras cada una denominadas EAV (End of Active Video) y SAV (Start of Active Video), véase la figura 1.

Resumiendo para los sistemas de 625 líneas, la estructura de la secuencia de 1.728 palabras que forman una línea de vídeo digitalizado según ITU-R BT.601 e ITU-R BT.656 es la siguiente:

- **EAV:** Grupo de 4 palabras correspondientes a la secuencia de sincronismo denominado EAV. Esta secuencia marca el principio de una nueva línea, en realidad es el final de la línea anterior.
- **Borrado horizontal:** 280 palabras correspondientes a la parte de borrado horizontal de la línea.
- **SAV:** Grupo de 4 palabras correspondientes a la secuencia de sincronismo denominado SAV. Esta secuencia marca el principio de la parte activa de la línea.
- **Vídeo activo:** 1.440 palabras correspondientes a 720 muestras de la señal de luminancia Y y otras 720 muestras de las señales de diferencia de color, 360 de PB y 360 de PR.

Puesto que en el intervalo de borrado de cada línea, se transmiten 280 palabras de 10 bits, se dispone de un flujo total de $280 \times 10 \times 15.625 = 43,75$ Mbit/s. Esta capacidad de información, verdaderamente grande, se puede utilizar para transmitir junto con la señal de vídeo paquetes de datos denominados ancillary data, es decir, datos auxiliares de varios tipos, incluyendo señales de audio.

La recomendación de televisión ITU-R BT.1364 define la estructura para la inserción de datos (Ancillary Data), tanto en el intervalo de borrado horizontal HANC (Horizontal Ancillary) como en el intervalo de borrado vertical VANC (Vertical Ancillary).

La recomendación de televisión ITU-R BT.1305 define, más específicamente, como debe imbricarse el audio digital que sea conforme a la recomendación de sonido ITU-R BS.647, más conocida como AES/EBU, en el espacio de los flujos de señales conformes al interfase de TV digital ITU-R BT.656 y siguiendo la norma general dada en ITU-R BT.1364.

Esta recomendación ITU-R BT.1305 define el uso de un mínimo de dos canales de audio y un máximo de dieciséis canales que se transmiten por pares combinados, y asociados en grupos de cuatro.

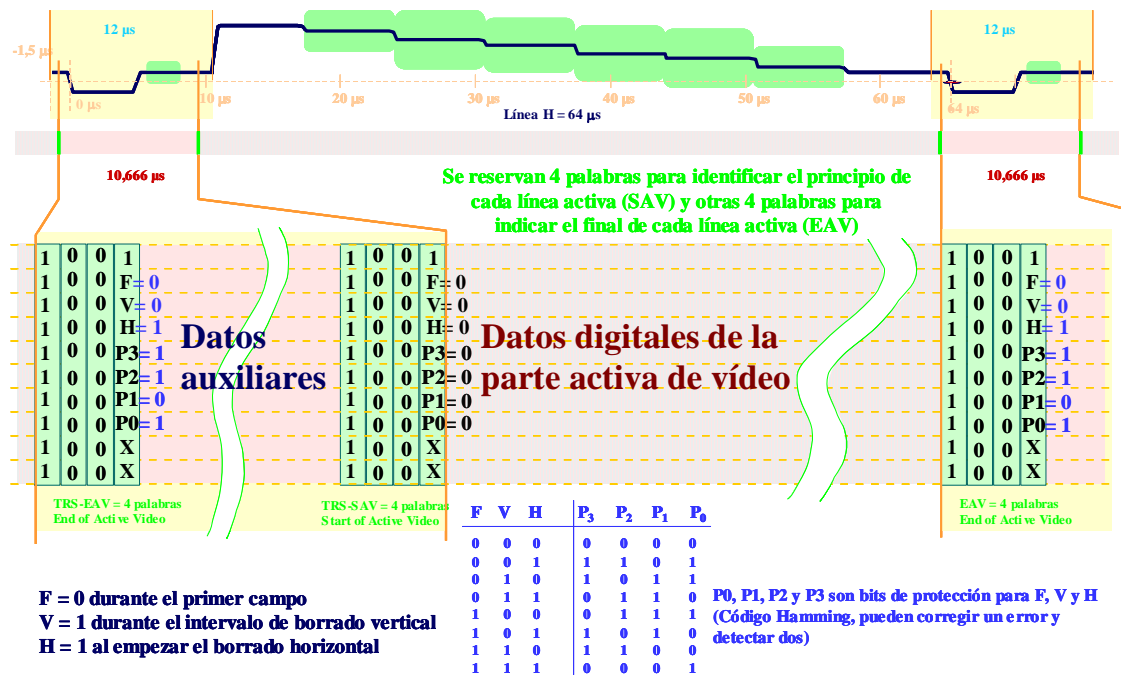


Figura 1

En una señal SDI puede haber por tanto hasta cuatro grupos de dos pares de audio cada uno, es decir hasta 16 canales máximo. El hablar de par indisoluble de canales de audio se debe a que la recomendación de sonido ITU-R BS.647 define cuatro modos de uso posible, dos sonidos Independientes, Monofónico, Primario / Secundario o como par Estereofónico.

En cuanto al muestreo se refiere, el preferido para uso entre estudios según ITU-R BT.1305, es el de 48 kHz isócrono con vídeo, pero la recomendación soporta, como opción, muestreos comprendidos entre 32 y 48 kHz muestreados tanto de forma isócrona como asíncrona.

El audio isócrono significa que hay ortogonalidad entre un número entero de muestras de audio y un número entero de imágenes de vídeo, siendo dicho número entero de imágenes el período de ortogonalidad.

En los sistemas de 25 imágenes por segundo la ortogonalidad ocurre en una sola imagen de vídeo (un cuadro) para las frecuencias de muestreo recomendadas:

- A 48 kHz, se obtienen 1920 muestras por imagen
- A 44,1 kHz, se obtienen 1764 muestras por imagen
- A 32 kHz, se obtienen 1280 muestras por imagen

En sistemas de 29,97 imágenes por segundo la ortogonalidad audio/vídeo ocurre cada 5 imágenes a 48 kHz, cada 100 imágenes a 44,1 kHz y cada 15 imágenes a 32 kHz de muestreo, respectivamente. (Puede verse que incluso a 48 kHz, que es el caso más favorable con 5 imágenes, la situación es peor que en el caso de la secuencia SCH del sistema PAL que es de 4 imágenes)

Por defecto, las muestras son de 20 bits, pero opcionalmente se soportan muestras de 24 bits de audio o 20 bits de audio y 4 de datos AES/EBU.

El audio debe imbricarse, o entramarse, solamente durante los intervalos de borrado horizontal (entre EAV y SAV) de la manera mas uniforme posible, excluyendo la línea siguiente a la conmutación (no debe haber paquetes de audio en las líneas 7 ni 320) y excluyendo el espacio reservado para tratamiento de errores EDH de las líneas 5 y 318.

El paquete de control de audio, si existe, dado que es opcional, debe ir en el espacio de borrado horizontal de las líneas 8 y 321 y debe preceder a cualquier paquete de audio en dicho espacio.

Del análisis anterior se puede deducir que en los sistemas de 25 imágenes por segundo no es de esperar problemas debidos a conmutaciones en cuadros fuera del principio o final del período o secuencia de ortogonalidad, pues en todos los casos de muestreo de audio, la secuencia es de una sola imagen. Sin embargo, a veces se producen problemas en las conmutaciones de vídeo que se manifiestan como chasquidos en el audio imbricado.

El paso de Paralelo a Serie en el extremo emisor

Para el análisis que se desea hacer sobre el origen y solución de los problemas que se pueden producir en el audio entramado o imbricado, al conmutar señales SDI, lo más importante es recordar que los datos correspondientes al audio entramado se organizan en palabras de 10 bits que se colocan en las 280 palabras de 10 bits (625 líneas) que hay entre la secuencia de sincronismo EAV y la secuencia de sincronismo SAV.

Como se ha indicado, las secuencias de sincronismos EAV y SAV están formadas por cuatro palabras de 10 bits. De estas cuatro palabras, la primera que se transmite es una palabra con diez “unos” (3FF en hexadecimal) seguida de dos palabras formadas por diez “ceros” (000 en hexadecimal) la cuarta palabra es un código con la información de sincronización y en la que se transmite la información de comienzo y final de campo, comienzo y final de borrado vertical y comienzo y final de borrado horizontal (bits F, V y H). Las palabras 3FF y 000 están reservadas para su uso en el control de la sincronización del sistema y el preámbulo 3FF 000 000 indica, por tanto, de forma inequívoca, que la siguiente palabra transmitida es una palabra de sincronismo que lleva la información de los bits F, V y H necesaria para poder sincronizar el sistema de Televisión. Además de esta función, la secuencia de preámbulo de sincronismos 3FF 000 000 juega un papel fundamental para el correcto funcionamiento de los circuitos de deserialización de la señal SDI como se verá mas adelante.

La señal de vídeo digital ITU-R BT.601 puede transmitirse directamente como un flujo paralelo de palabras de 10 bits con una cadencia de 27 MHz. Esta es la denominada interfaz paralelo. Esta interfaz tiene hoy poco uso para la interconexión entre equipos debido a las limitaciones que impone el empleo de un cable con 12 pares, conectores sub-D de 25 pines distancias limitadas a pocos metros, etc.

La forma en la que se transmite la señal ITU-R BT.601 es mediante un flujo serie de 270 Mbit/s según se define en ITU-R BT.656. Esta es la denominada interfaz serie o interfaz SDI que utiliza un cable coaxial de 75 Ohmios y conectores BNC y que permite enlazar, entre sí, equipos hasta una distancia de unos 300m.

Para pasar a serie la señal paralelo de 10 bits y 27 MHz, el primer paso es multiplicar la frecuencia del reloj de 27 MHz por un factor 10, mediante un PLL (Phase Locked Loop) para obtener un reloj de 270 MHz enganchado en fase con el reloj de 27 MHz. Con el reloj de 27 MHz se hace la carga en paralelo de un registro de desplazamiento que se vacía en modo serie con el reloj de 270 MHz. La señal de salida del registro de desplazamiento ya es un flujo serie de 270 Mbit/s pero este flujo no tiene las características adecuadas para su transmisión ya que es sensible a la polaridad de la señal transmitida (no se pueden intercambiar los unos por los ceros) y tiene componentes espectrales muy definidas que dificultan la recuperación de reloj en el receptor.

Para solucionar estos problemas, la señal pasa por un proceso de aleatorización o embrollado que se realiza por medio de un circuito de embrollado convolucional con una longitud de 9 bits seguido de un conversor NRZ a NRZI de 1 bit. El embrollador y conversor utilizados en la interfaz SDI están formados por combinaciones lógicas en la entrada y en la salida de registros de desplazamiento que funcionan a la frecuencia de reloj de 270 MHz.

El paso de Serie a Paralelo en el extremo receptor de señal

En el extremo receptor de una señal SDI, el primer paso a realizar para la correcta extracción de los datos digitales es la ecualización analógica de la señal recibida, esto se hace con ecualizadores automáticos que compensan las pérdidas, selectivas en función de la raíz cuadrada de la frecuencia (en MHz), introducidas por el cable coaxial.

El siguiente paso es la recuperación del reloj, esto se realiza mediante un PLL que se engancha a la frecuencia de los datos en la línea, es decir a 270 MHz. Una vez recuperado el reloj se hace la regeneración de los datos (reclocking), pasando la señal por un biestable que funciona sincronizado con el reloj recuperado, de esta forma se consigue eliminar casi todo el jitter o fluctuación de fase, introducida en la transmisión y debida, fundamentalmente, a la imperfecta ecualización del cable, que produce interferencia entre símbolos (ISI: Inter Symbol Interference).

A la salida del regenerador de reloj (reclocking) se tiene una réplica de la señal que se puso en el extremo transmisor de la línea prácticamente liberada de todas las distorsiones introducidas en la transmisión por el cable coaxial. Si no fuera necesario pasar la señal a su formato original paralelo de palabras de 10 bits, el proceso de recepción de la señal habría terminado. Este sería, por ejemplo el caso de un distribuidor de vídeo SDI y de la mayor parte de los conmutadores de señal y matrices de selección.

En los casos en que sea necesario recuperar el flujo original de palabras de 10 bits y 27 MHz es necesario realizar un proceso llamado deserialización. La deserialización comienza con el proceso inverso realizado en el extremo emisor de señal SDI, primero hay una etapa de 1 bit para realizar la conversión de NRZI a NRZ y luego hay una etapa de desembrollado (descrambling) de la señal serie con un registro de desplazamiento de 9 bits, que funcionan con el reloj recuperado de 270 MHz. Así se obtiene un flujo serie de 270 Mbit/s igual al que había en el extremo transmisor antes de pasar la señal por el embrollador y conversor.

Para pasar esta señal a su formato original paralelo de 10 bits se utiliza un registro de desplazamiento de 10 bits que se carga en serie con el reloj de 270 MHz y se vacía en paralelo con un reloj de 27 MHz que se obtiene dividiendo por diez el reloj recuperado de 270 MHz.

Al dividir un reloj de 270 MHz por 10 para obtener un reloj de 27 MHz existen diez fases posibles para la señal de salida y solamente una de ellas es la adecuada para la correcta obtención de la información digital que representa la señal de vídeo y audio.

En la interfaz SDI sólo existe una forma de resolver esta indeterminación, y consiste en usar la propiedad de que solamente una de las diez soluciones recupera correctamente la secuencia 3FF 000 000 de preámbulo de los sincronismos y, afortunadamente, esta secuencia aparece dos veces en cada línea.

Nótese que si por alguna razón, como por ejemplo una conmutación de señales, el divisor de la señal de 270 MHz pierde la fase correcta de las diez posibles, la interfaz sacará palabras incorrectas de 10 bits en la salida paralelo hasta la llegada de una secuencia de sincronismo que permita realinear el proceso.

Conmutación de señales SDI

¿Porqué se producen errores?

Cuando se trabaja con señales analógicas es bien conocido que si las señales a la entrada de una matriz o preselector (routing switcher) están sincronizadas, es decir, tienen una referencia común, sus fases V son las mismas, sus fases H son las mismas \pm algunos ns y las fases de sus subportadoras son las mismas \pm algunos grados, se pueden producir conmutaciones limpias y tan perfectas como las que realiza un mezclador (production switcher) funcionando al corte.

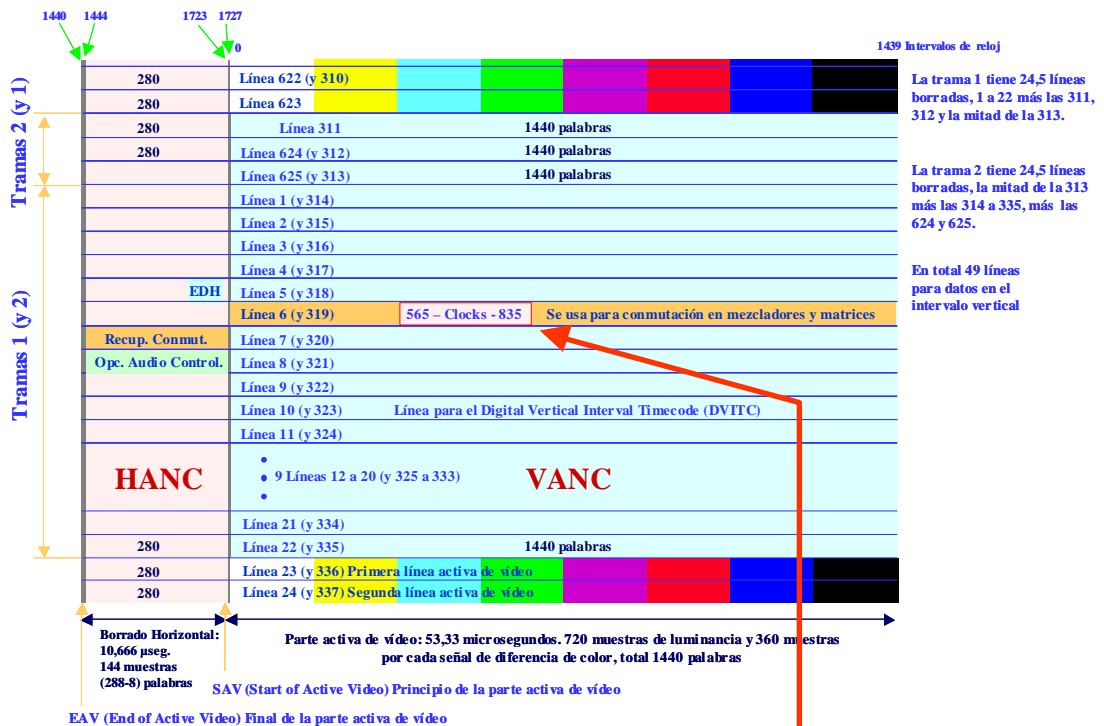
Para conseguir esto, las matrices tienen una entrada de sincronismo que les permite disparar la conmutación en el borrado vertical haciendo invisible el cambio de señal y evitando que se vean campos formados a medias por dos señales distintas. Por esta razón, es una práctica muy frecuente en los estudios que funcionan con señal analógica tener como respaldo (backup) del mezclador una

pequeña matriz o preselector donde se llevan en paralelo todas las entradas del mezclador, en el caso de que el mezclador fallase repentinamente se puede continuar produciendo el programa con la matriz o preselector.

La práctica recomendada por el SMPTE RP168 indica que en los sistemas de 625 líneas analógicas, la conmutación se realice en la línea 6 ó en la 319 del intervalo vertical, durante el intervalo de tiempo comprendido entre 25 y 35 μ s después del punto de referencia horizontal (0H) y entre los impulsos de reloj 565 y 835 después del SAV para las señales digitales de 27 MHz. (20,93 y 30,93 μ s después del SAV), véase la figura 2.

Cuando se conmutan entre sí señales SDI caben dos posibilidades:

- Pasar las señales SDI a paralelo, conmutarlas y volverlas a pasar a formato serie SDI. De esta forma se consiguen conmutaciones limpias y sin errores bastando con que las señales tengan entre sí un desfase menor de ± 18 ns, pues una palabra dura unos 37 ns. Esta precisión es semejante a la que se requiere en la sincronización de una instalación de vídeo PAL y, por lo tanto, es perfectamente posible de conseguir. Este método de conmutación, desgraciadamente es bastante caro y complejo ya que requiere diez veces más conmutadores para el mismo número de puntos de cruce. Por esta razón, la conmutación en paralelo de las señales de vídeo digital está prácticamente restringida a los mezcladores.
- Conmutar las señales SDI directamente en formato serie. Este método es sencillo ya que requiere un único conmutador por cada punto de cruce. La conmutación directa en el formato SDI es la que se emplea en las matrices y preselectores.



Intervalo para la conmutación

Figura 2

Para conseguir una conmutación limpia en formato serie de señales SDI son necesarias, pero no suficientes las siguientes condiciones:

- Que las fuentes de señales que se conmutan sean sincronas, es decir, que compartan una misma referencia de tiempos. Esta condición es la misma que para la conmutación de señales analógicas.

- Que las señales que se conmutan tengan la misma fase V, es decir sean isócronas. Esta condición es la misma que para la conmutación de señales analógicas.
- Que la conmutación se produzca en el intervalo de borrado vertical para que no se vean campos formados a medias por dos señales diferentes. Esta condición es la misma que para la conmutación de señales analógicas.

Estas condiciones son necesarias pero no suficientes ya que es inevitable que se produzcan dos tipos de errores:

El primer tipo de error es debido a la presencia de los embrolladores y desembrolladores que están basados en registros de desplazamiento y esto quiere decir que son dispositivos con memoria, por lo que la salida del desembrollador depende tanto del bit que se está recibiendo en ese momento como de los 10 bits anteriores. Esto hace que sea imposible obtener bits correctos a la salida del desembrollador cuando se produce una conmutación mientras no se vacíe su contenido de los datos recibidos de la señal anterior.

Por ello no se puede evitar que se obtenga una ráfaga de diez bits erróneos al conmutar dos señales SDI embrolladas y alimentar con ellas al desembrollador del equipo que recibe la señal. Aún siendo inevitable, este tipo de error no tiene ninguna importancia ya que por la posición donde se producen estos errores, que es aproximadamente entre los 21 y 30 microsegundos (palabras 565 a 585) de la línea 6 (ó 319) del intervalo vertical y por su duración que es de unos 37,037 ns (diez bits) inmediatamente posteriores a la conmutación, no va a afectar ni a la imagen, ni a las secuencias de sincronismo ni al audio entramado ni al resto de los ancillary data.

El segundo tipo de error está relacionado con la segunda condición enumerada más arriba y se refiere a la tolerancia de fase entre las dos señales que se van a conmutar. La tolerancia en vídeo analógico suele ser del orden de 20 ns (la décima parte de la duración impulso $2T$, pues un error de 20 ns se manifiesta como un salto lateral en la imagen prácticamente imperceptible), la tolerancia en vídeo digital paralelo ha de ser inferior a 18 ns, que es la mitad de la duración de una palabra y los datos digitales se pueden recuperar sin error aunque manifestando el mismo desplazamiento, imperceptible, lateral de la imagen pero la tolerancia en el caso del vídeo digital serie ha de ser inferior a 1,8 ns que es la mitad de la duración de un bit y esta tolerancia es prácticamente imposible de conseguir.

¿Cómo se manifiestan los errores?

Como la señal SDI tiene unos tiempos de subida y de bajada de 800 ps, puede verse afectada por distorsiones de la forma de onda debidas a una equalización imperfecta, al jitter y al ruido, y por ello el margen teórico admisible de error en el desfaseamiento de las señales para conseguir conmutaciones libres de errores de $\pm \frac{1}{2}$ bit = $\pm 1,85$ ns viene a quedar reducido a ± 1 ns. Teniendo en cuenta que la mayoría de las fuentes de señal emplean como referencia señal analógica de Black-Burst y que la referencia de tiempos en una de señal de Black-Burst es el flanco de bajada de los impulsos horizontales de sincronismo horizontal y que estos flancos, por sí solos, tienen un tiempo de bajada de 200 ns es fácil de comprender que es imposible ajustar las fases de dos fuentes de señal digital con un error entre ellas menor de ± 1 ns.

Si las señales serie SDI que se conmutan no tienen exactamente la misma fase con una diferencia menor que la mitad de la duración de 1 bit; la descarga en paralelo que se hace del registro de desplazamiento, que pasa la señal serie a paralelo, será incorrecta ya que la fase del divisor que divide el reloj de 270 MHz para obtener el de 27 MHz con el que se hace la descarga del registro estará equivocada. Ya se ha indicado que la única forma que existe en la interfaz SDI de determinar la fase correcta del reloj de 27 MHz es la detección de los preámbulos de las palabras de sincronismo (3FF 000 000).

Es decir, saldrán datos erróneos del convertidor serie / paralelo hasta que se termine la línea.

Dicho de otro modo, debido a la imprecisión de ajuste de fase inferior a 1 ns entre las dos señales conmutadas, en la parte activa de la línea 6 (ó 319) habrá un número de bits distinto de los 17.280 bits que componen la parte activa de una línea y esto ocasiona un salto de fase de sincronización. Cuando el ajuste no es preciso ocurre, como en los sistemas de conmutación analógico, un salto

lateral de la imagen proporcional al intervalo de error de tiempos entre las señales conmutadas y aunque este salto sea imperceptible si se mantiene por debajo de unos 20 ns, no es imperceptible para un recuperador de datos cuyos bits se resuelven en intervalos de 3,7037 ns.

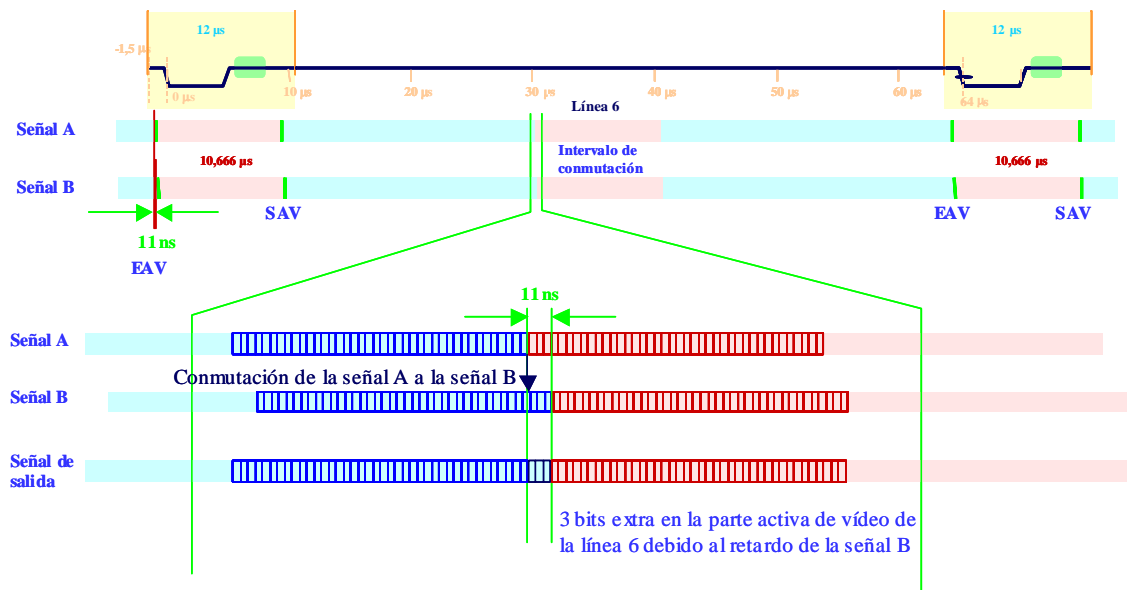


Figura 3

En la figura 3 se ilustra con un ejemplo la conmutación de la señal A a la señal B en el instante del comienzo del intervalo de conmutación recomendado por el SMPTE en la línea 6, es decir en el comienzo de la palabra 565, puesto que la señal B llega retrasada en 11 nanosegundos respecto a la señal A, en la señal de salida aparecen tres bits ($3,7 \times 3 = 11,1$ nanosegundos) del final de la palabra 564 de B antes de que aparezcan los primeros bits de la palabra 565 de la propia señal de B que es lo que debería de haber ocurrido si ambas señales hubieran estado perfectamente enfasadas, por lo que la línea 6 tiene 17.283 bits en lugar de los 17.280 bits nominales.

Estos tres bits extra ocasionan un desfase en la detección de la secuencia EAV que ocurre al final de la línea 6 y resulta ser la causa de los errores de re-sincronización de la señal de salida en muchos equipos.

Nótese que si la señal B hubiera llegado adelantada respecto a la señal A, el número de bits de la línea 6 tendría menos bits que lo especificado.

Estos errores son los que tienen las peores consecuencias ya que se propagan desde el punto donde se producen hasta el final de la línea donde encuentran la secuencia EAV que marca el final de la parte activa de vídeo de la presente línea o el comienzo del borrado horizontal de la siguiente línea.

Al final de la línea 6 (ó 319) aparece la secuencia EAV seguida de la secuencia SAV, después del borrado de la línea 7 (ó 320) (que la norma recomienda que no debe utilizarse para insertar audio o datos), que permiten sincronizar y recuperar la secuencia de datos adecuada, pero en la práctica, hay muchos circuitos integrados que necesitan más de una línea con las secuencias de sincronismo para recuperar la fase correcta del reloj de 27 MHz.

Normalmente se encuentran dos tipos de problemas como consecuencia de los errores de conmutación descritos, uno se debe al hecho de que algunos equipos tardan más de una línea en sincronizarse y pierden los datos de audio que pueden venir en el intervalo de borrado de la línea 8 (ó 321) e incluso siguientes y otro hecho es que algunos dispositivos insertan datos de audio en el intervalo de borrado horizontal de la línea 7 (ó 319) contra la recomendación del SMPTE.

Como se ha indicado anteriormente el SMPTE determina en su recomendación RP168 que las conmutaciones en las matrices y preseleccionadores se produzcan en la línea 6 o en la 319 (625 líneas) y entre las cuentas de reloj 565 y 835 después del SAV.

El SMPTE en su norma 272 M, al igual que la ITU-R BT.1305, donde se define como ha de imbricarse el audio en la señal de vídeo, indican que no deben colocarse paquetes de audio entramado en los intervalos de borrado de las líneas 7 y 320 en previsión de que estos datos se pueden corromper.

Como es frecuente que muchos equipos (sincronizadores de cuadro, etc) desechen, cuando detectan un error de sincronización, la línea entera inmediatamente anterior incluyendo su intervalo de borrado es aconsejable que no se coloquen paquetes de audio entramado en las líneas 6 y 319 que serían descartadas por estos equipos al detectar errores en el comienzo de las líneas 7 y 320. Esto es una práctica no obligada por el SMPTE pero que si parece aconsejable y que realizan algunos entramadores de audio como los que emplea Tektronix en sus generadores y los que fabrica Albalá Ingenieros.

Sin embargo no es extraño encontrar equipos profesionales de distintas generaciones, pero sobre todo de generaciones antiguas, que no sigan la normativa dada por la ITU sobre prevención de los fallos de audio y que colocan paquetes de audio en todas las líneas sin respetar dichas normativas, esto ocurre en algunos magnetoscopios comerciales. La mayor parte de los preselectores y matrices disponibles en el mercado actual presentan problemas de saltos en el sonido cuando se encuentran con señales procedentes de este tipo de equipos.

La solución de Albalá Ingenieros

Los preselectores y matrices de Albalá Ingenieros tienen en cuenta la existencia de estos equipos y evitan interrupciones de audio y saltos de fase de vídeo.

El sistema de preselección de está formado por una matriz SDI de 32 entradas a 4 salidas modelo DVP3224C01. Cada una de las cuatro señales de salida de la matriz pasa por un sincronizador de línea modelo LNS3000C01.

La matriz DVP3224C01 es una matriz de señal SDI convencional con ecualización automática de las señales de entrada y circuitos integrados que agrupan los puntos de cruce. La conmutación de señales, como ya se ha explicado, se hace con un único conmutador por punto de cruce, ya que la señal se conmuta en formato serie.

La matriz DVP3224C01 dispone de una entrada de Black-Burst que le permite sincronizar la conmutación estrictamente según lo recomendado por la recomendación SMPTE RP168. En concreto la matriz DVP3224C01 realiza las conmutaciones en el μs 30 de la línea 6 (ó 319) que es válido tanto para señales analógicas como digitales.

Los sincronizadores de línea LNS3000C01 tienen una memoria de una línea con lo que su retardo es de tan sólo $64 \mu\text{s}$ y es capaz de corregir todos los errores que se producen en la conmutación de señales SDI con matrices. Su funcionamiento es el siguiente:

El LNS3000C01 dispone de una entrada serie, la señal se ecualiza, se recupera su reloj de 270 MHz y se regeneran los datos (reclocking). El circuito que pasa los datos de formato serie a paralelo es capaz de resolver la indeterminación de fase que existe en la división del reloj de 270 MHz para conseguir el reloj paralelo de 27 MHz con una única secuencia 3FF 000 000 de preámbulo de sincronismo. Esto quiere decir que cuando se produzca una conmutación en la parte activa de la línea 6 (ó 319), como recomienda el SMPTE RP168 y como hace la matriz DVP3224C01, el LNS3000C01 ya habrá resuelto la indeterminación de fase que hace que se propaguen los errores cuando llegue la primera palabra con información de sincronismo que estará en la secuencia EAV de la línea 7 (ó 320).

Es decir, el deserializador del LNS3000C01 entregará datos incorrectos desde el punto de conmutación de la línea 6 (ó 319) recomendado por SMPTE hasta el final de la línea 6 (ó 319) pero no entregará ni una sola palabra de sincronismo incorrecta ya que se habrá realineado en el EAV del comienzo de la línea 7 (ó 320) y por supuesto, entregará correctos todos los datos de audio y demás ancillary data del borrado de la línea 7 (ó 320).

A la salida del deserializador del LNS3000C01 sólo quedarían los errores que se producen entre el punto de la línea 6 (ó 319) donde se produce la conmutación y el final de esta misma línea. Estos

errores no tendrían ninguna trascendencia ya que no afectan a las secuencias de sincronización ni al audio entramado ni a otros ancillary data y además no son visibles ya que están en una línea del borrado vertical pero, estos errores, son los más fáciles de corregir ya que la misma recomendación SMPTE RP168 exige que las líneas 6 y 319 (625 líneas) sean negras y todas sus muestras deben coincidir con valores de borrado. Por lo tanto, todo lo que tiene que hacer el LNS3000C01 para corregirlos es sustituir los valores que aparezcan en la línea 6 (ó 319) por valores de borrado. Y esto es lo que hace dicho sincronizador.

Una vez que se tiene una señal en formato paralelo completamente libre de errores se vuelve a pasar a formato serie para entregarla a la salida del módulo LNS3000C01.

Nótese que la solución empleada por Albalá Ingenieros basada en módulos LNS3000C01 es compatible con cualquier matriz o preselector grande o pequeño, fabricado por Albalá Ingenieros o por otro fabricante siempre y cuando cumpla con la recomendación RP168.

Nótese también que la solución empleada por Albalá Ingenieros basada en módulos LNS3000C01 es compatible con cualquier uso que se haga de el espacio reservado al audio entramado y los ancillary data respete o no la norma SMPTE 272M y puede hacer conmutaciones libres de errores de señales procedentes de máquinas que inserten audio en todas las líneas sin respetar la norma.

Las entradas a la matriz admiten un desfase entre ellas de hasta ± 15 us sin que se produzca error alguno en la sincronización ni en el audio entramado ni en los otros ancillary data como el EDH. El módulo LNS3000C01 corrige estos desfases de hasta ± 15 us mediante su memoria interna y entrega una salida perfectamente sincronizada con la referencia externa.

Vicente Polo Salmerón; Albalá Ingenieros SA

y

Juan Navalpotro Lázaro; Abacanto Digital SA

12 de Diciembre de 2003